

文章编号: 1005-0523(1999)02-0052-03

FIFORAM 在双机并行通信中应用

金永贤, 袁可风

(华东交通大学 电气信息工程学院, 江西 南昌 330013)

摘要: 分析了 FIFORAM IDT 7202 的结构, 提出了用它实现双机并行通信的方法¹⁹。

关键词: 先进先出存储器; 并行通信; 环形指针

中图分类号: TP 368.1 **文献标识码:** A

0 引言

单片机之间的并行通信, 过去都采用可编程的并行接口 8255A 来实现, 这种方法, 传输速度较慢¹⁹。由于集成电路的飞速发展, 新器件的不断涌现, 使得用新器件来实现双机并行通信成为可能¹⁹。本文介绍的新方法可以实现单片机之间的高速并行通信¹⁹。

1 用 8255A 实现双机并行通信

电路如图一所示¹⁹。甲方的单片机负责采集数据, 乙方的单片机负责处理数据¹⁹。甲机与 8255A 采用查询方式交换数据, 如果采用中断方式, 可以用 PC₃ 反相后接到甲机的 \overline{INT}_0 上¹⁹。乙方的单片机采用查询方式与 8255A 交换数据¹⁹。从电路图可知, 甲机发送数据, 不管是查询方式还是中断方式, 都要根据乙机的回答信号 ACK 来决定, 如果 ACK 为高电平, 则不能传送下一个数据; 同样, 乙机接收对方的数据, 要根据输出缓冲器满信号 OBF 来决定, 如果 OBF 为高电平, 则不能接收数据¹⁹。显然, 这种握手联络过程很浪费时间, 不适合高速传送系统¹⁹。

2 先进先出存储器 IDT7202

2.1 IDT7202 引脚及性能

IDT 7202 是按照 FIFO 原理进行数据存取的双端口 RAM, 容量为 $1k \times 9$ 位, 存取速度为 $15ns$ ¹⁹。它的读写端口是固定的, 一个输入口, 另一个为输出口, 它不需要地址线, 数据的读写利用片内环形指针, 空, 满状态标志和读、写信号来实现的¹⁹。

其引脚如图二所示, 各行脚功能介绍如下:

$D_0 \sim D_8$: 9 位数据输入端¹⁹。

收稿日期: 1998-1-8; 修订日期: 1998-03-08

中国知网 <https://www.cnki.net>
作者简介: 金永贤(1964), 男, 浙江义乌人, 华东交通大学讲师

$Q_0 \sim Q_8$: 9 位数据输出端¹⁹。

\overline{RS} : 复位信号输入端¹⁹。芯片复位时, 内部读写指针均恢复到首地址¹⁹。

\overline{W} : 写使能端¹⁹。如果 \overline{FF} 为高电平, 写使能下降沿标志着一个写周期的开始, 并且和读操作无关¹⁹。

\overline{R} : 读使能端¹⁹。当空状态标志 \overline{EF} 为高电平时, 读使能信号的下降沿标志着一个读周期的开始, 数据基于 FIFO 原则读出¹⁹。当 $\overline{R} = 1$ 或 $\overline{FF} = 0$, 则数据输出是高阻¹⁹。

$\overline{FL}/\overline{RT}$: 第一加载/重发送输入端¹⁹。在容量扩充模式, $\overline{FL} = 0$, 表明它为第一加载芯片¹⁹。单一芯片模式, $\overline{RT} = 0$, 将恢复读指针到首地址¹⁹。

\overline{XI} : 扩充输入端¹⁹。单一芯片模式, $\overline{XI} = 0$ ¹⁹。容量扩充模式, 该端与前一芯片 \overline{XO} 相联¹⁹。

\overline{FF} : 满状态标志输出端¹⁹。 \overline{FF} 为低电平, 表明 RAM 芯片已存满数据, 并且禁止再写入¹⁹。当读指针和写指针只差一个地址时, \overline{FF} 置 0¹⁹。

\overline{EF} : 空状态标志输出端¹⁹。当读指针等于写指针时, \overline{EF} 变为低电平, 表示无数据可读¹⁹。

$\overline{XO}/\overline{HF}$: 扩充输出/半满状态标志¹⁹。单一芯片模式, 该端为存储器半满状态标志¹⁹。容量扩充模式, 芯片的 \overline{XI} 和 \overline{XO} 相连, 当某一芯片存满数据后, 该芯片的 \overline{XO} 输出低电平, 通知下一芯片开始存取数据¹⁹。

2.2 IDT7202 工作模式

1) 单一芯片模式

当 \overline{XI} 接地时, IDT 7202 处于单一芯片模式, 适合于容量小于 1k 的情况下使用¹⁹。

2) 容量扩充模式

3 片 IDT 7202 可扩充成 $3K \times 9$ 位的存储系统, 如图三所示¹⁹。

3) 字宽扩充模式

把多个器件对应的输入控制信号互连, 存储系统的状态可以通过测试任一器件状态确定¹⁹。

图四为 18 位字宽的存储系统¹⁹。

4) 双向模式

如果要使整个存储器双向工作, 每一个系统可对其进行读写操作, 这可以成对使用¹⁹。图五为双向模式电路¹⁹。

3 用 IDT7202 构成双机并行通信

电路如图六所示¹⁹。电路工作过程如下:

甲机: 甲机数据线与 IDT 7202 的输入数据线相连, 所以它只能写入数据¹⁹。写操作时, 要保证 P2.7 为低电平, 也即写指令中端口地址最高位必须为零¹⁹。甲机与存储器数据传送方式, 可以用查询方式, 也可以用中断方式¹⁹。本图用查询方式, 只要检测到 P1.7 为高电平, 就可以连续写入数据, 一旦为低电平, 就停止写数, 转入溢出处理¹⁹。若用中断方式, 把 \overline{FF} 输出线连到甲机的 \overline{INT} 。上¹⁹。只要无中断产生, 就可以连续写入数据, 一旦发生外部中断 0 请求, 就停止写数¹⁹。

乙机: 乙机数据线与 IDT 7202 输出数据线相连, 读时要保证 P2.7 为低电平¹⁹。图中, \overline{EF} 和 \overline{INT} 相连, 因此, 只要没有中断产生, 就可以一直读数, 一旦发生中断, 就停止读数, 并转入空处理¹⁹。若用查询方式, 则把 \overline{EF} 线与 P1.7 相连, 通过检测 P1.7 来控制读操作¹⁹。

4 结 论

以上分析可知,用 IDT 7202 进行双机并行通信,接发双方无需查询对方的状态,发送方在 \overline{FF} 为高电平情况下可以连续发送,接收方在 \overline{EF} 为高电平情况下可以连续接收¹⁹。若双方都采用中断方式,由于存储器读写一次仅为 15ns,所以,传送速度取决于单片机读写指令的执行时间¹⁹。

[参 考 文 献]

- [1] 张毅刚等. MCS-51 单片机应用设计[M], 哈尔滨:哈尔滨工业大学出版社, 1997
- [2] 刘乐善等. 微型计算机接口技术原理及应用[M], 武汉:华中理工大学出版社, 1996

Application of FIFORAM in Double Chip-microprocessor Parallel Communication

JIN Yong-xian YUAN Ke-feng

(College of Electronic and Information Engineering, East China Jiaotong University, Nanchang 330013, China)

Abstract: The structure of FIFORAM IDT7202 is introduced, a new approach for double chip-micro processor parallel communication is proposed.

Key words: FIFORAM; parallel communication; circle pointer