

文章编号: 1005-0523(2000) 02-0013-04

单片机与 PC 机双向并行通信新方法研究

金 永 贤

(华东交通大学 电气与信息工程学院, 江西 南昌 330013)

摘要: 分析了用 8255A 实现双机双向并行通信的原理, 提出了用 FIFO-RAM IDT7202 实现单片机与 PC 机双向并行通信电路的设计方案¹⁹。

关 键 词: 双向并行通信; 先进先出; 单片机

中图分类号: TP368.1

文献标识码: A

0 引 言

过去, 单片机与系统机(如 PC 系列)双向并行通信都采用可编程的并行接口 8255A¹⁹这种方法传递速度较慢, 不适合高速传送系统¹⁹。近年来随着新器件的不断涌现, 使得用新器件进行双机高速并行通信成为现实¹⁹。

1 先进先出存储器 IDT7202 简介

引脚如图 1 所示¹⁹。IDT7202 是按照队列中的先进先出(即 FIFO)原理进行数据存取的双端口 RAM, 容量为 $1k \times 9$ 位, 存取一次时间为 15 ns, 它的读写端口是固定的, 输入数据通过 $D_0 \sim D_8$, 输出数据通过 $Q_0 \sim Q_8$, 9 位数据宽度为用户选择控制位或奇偶校验位提供了方便¹⁹。它没有地址线, 数据的输入输出完全靠片内环形指针, 存储器空($\overline{EF}$), 存储器满($\overline{FF}$)和读使能($\overline{R}$), 写使能($\overline{W}$)完成¹⁹。当 $\overline{EF}$ 为低电平时, 此时读指针与写指针相等, 表明芯片内无数据可读, 输出数据线呈高阻¹⁹。当写指针和读指针只差一个地址时, $\overline{FF}$ 变为低电平, 表明存储器内已存满数据, 禁止再写入数据¹⁹。IDT7202 RAM 根据实际需要, 可以工作在单一芯片模式、容量扩充模式、字宽扩充模式、双向模式下¹⁹。

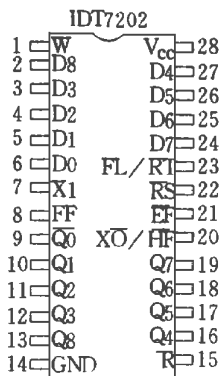


图1 IDT7202引脚图

2 用 8255A 实现双机双向并行通信

电路如图 2 所示, 工作原理¹⁹。PC 机发送数据过程: PC 机通过右边 8255A 的 B 口发送数据, B 口工作于 0 方式, PC_6 为数据选通信号, 查询 PC_1 信号可以决定是否发送下一个数据,

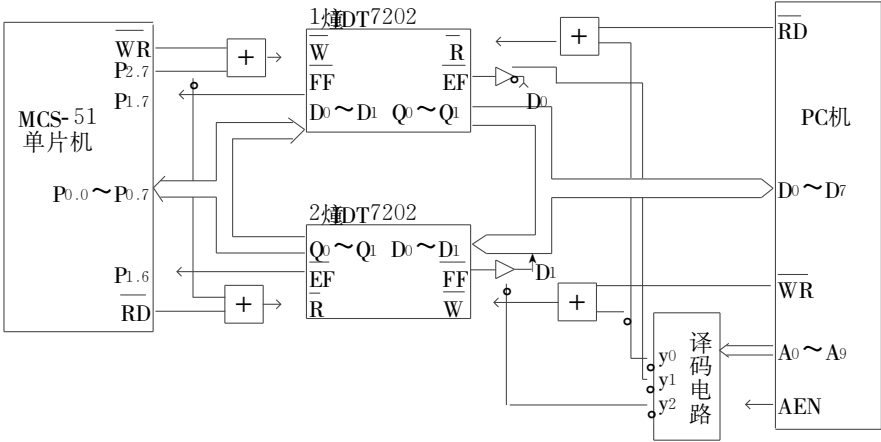


图3 IDT7202构成双向并行通信图

#存储器的空信号($\overline{\text{EF}}$)通过三态门连到数据总线的D₀上,三态门的选通信号由译码电路输出Y₁控制。本电路采用查询方式接收1#存储器的数据,也即只要检测到 $\overline{\text{EF}}$ 为高电平,就可以连续地从1#存储器读出数据,直至数据全部接收完。也可以采用中断方式,此处可借用中断控制器8259A,把EF信号线反相后接至8259A的某一根中断请求输入,由它完成中断控制过程。

由电路可知,PC机发送数据和接收数据的口地址是一样的,都是由译码电路输出Y₀选通,但这并不会发生读写冲突。因为接收数据时, $\overline{\text{RD}}$ 信号为低电平,而 $\overline{\text{WR}}$ 信号为高电平;发送数据时, $\overline{\text{WR}}$ 信号为低电平,而RD信号为高电平。

单片机发送数据过程:单片机的写信号WR和P_{2.7}相或后控制1#IDT7202的写($\overline{\text{W}}$)信号。1#存储器的输出满信号($\overline{\text{FF}}$)连到单片机的P_{1.7}上。写操作时,要保证P_{2.7}为低电平,也即单片机写指令中端口地址最高位必须为0。单片机与存储器传送数据方式可以用查询方式,也可以用中断方式。本电路采用查询方式,只要检测到P_{1.7}为高电平,就可以连续不断地将数据写入1#IDT7202,一旦为低电平,就停止写数,转入溢出处理;若采用中断方式,可以把FF信号线连到单片机的INT₀上,只要没有中断产生,就可以连续往1#存储器写入数据,否则,停止写数,转入溢出处理。

单片机接收数据过程:单片机的读信号RD和P_{2.7}相或控制2#存储器的读($\overline{\text{R}}$)信号。2#存储器空信号($\overline{\text{EF}}$)连到单片机的P_{1.6}上。读操作时,要保证P_{2.7}为低电平,也即单片机输入指令中端口地址最高位必须为0。单片机与2#IDT7202传送数据方式可以用查询方式,也可以用中断方式。本电路采用查询方式,只要检测到P_{1.6}为高电平,就可以连续不断地从2#存储器读出数据,一旦为低电平,就停止读数,转入空处理;若采用中断方式,可以把EF信号线连到单片机的INT₁上,只要没有中断产生,就可以连续从2#存储器读出数据,否则,停止读数,转入空处理。

由电路可知,单片机发送数据和接收数据的口地址是一样的,都是由P_{2.7}控制,但这并不会发生读写冲突。因为单片机接收数据时,RD信号为低电平,而WR信号为高电平;发送数据时,WR信号为低电平,而RD信号为高电平。

4 结 论

以上分析可知,先进先出存储器 IDT 7202 进行单片机与 PC 机的双向异步并行通信,不管是单片机,还是 PC 机,不管是处于接收状态,还是发送状态,都不需要知道对方的状态¹⁹。在 FF 为高电平情况下,单片机可以往 1# 存储器写入数据,PC 机可以往 2# 存储器写入数据;在 EF 为高电平情况下,单片机可以从 2# 存储器读出数据,PC 机可以从 1# 存储器读出数据¹⁹。若双方都采用中断方式,由于存储器读写一次仅为 15 ns,所以传送速度主要取决于单片机与 PC 机输入、输出指令的执行时间,因而传送速度是比较快的¹⁹。此电路可应用于主从通信系统,如单片机作为从机,进行现场数据的采集,然后传送给主机进行处理,主机处理完后,可以发送给从机,对现场设备进行控制¹⁹。

[参 考 文 献]

- [1] 刘乐善主编¹⁹。微型计算机接口技术原理及应用[M]¹⁹。武汉:华中理工大学出版社,1996¹⁹。
- [2] 张毅刚等¹⁹。MCS-51 单片机应用设计[M]¹⁹。哈尔滨:哈尔滨工业大学出版社,1997¹⁹。
- [3] 金永贤,袁可风¹⁹。FIFORAM 在双机并行通信中应用[J]¹⁹。华东交通大学学报,1999,16(2):52~54¹⁹。

Research on New Approach of Chip-microprocessor and PC Computer Parallel Communication

JIN Yong-xian

(School of Electrical and Information, East China Jiaotong University Nanchang 330013, China)

Abstract: The theory of double-system Communication with 8255A is analysed. The circuit of Chip-microprocessor and PC Computer Communication by using FIFO RAM IDT 7202 is designed.

Key words: two-way parallel communication; FIFO; Chip-microProcessor